

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-367250**

(43)Date of publication of application : **18.12.1992**

(51)Int.Cl.

**H01L 21/78**

**H01L 21/52**

(21)Application number : **03-143082**

(71)Applicant : **SHARP CORP**

(22)Date of filing : **14.06.1991**

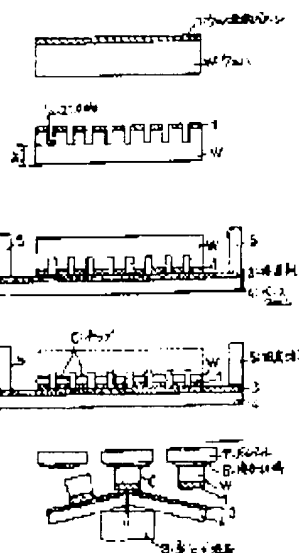
(72)Inventor : **MORISHIMA HISAHIRO  
NAKAMURA NAKASHIGE**

## (54) MANUFACTURE OF SEMICONDUCTOR CHIP

(57)Abstract:

PURPOSE: To rationalize a semiconductor chip manufacturing method and, at the same time, to reduce a fraction defective by polishing the rear side of a wafer after notches are formed into the wafer from the surface side and a base film is stuck to the surface of the wafer and sticking each chip to a die pad by thrusting up the chip from the rear side of the base film.

CONSTITUTION: After a wafer W on which a surface pattern 1 is formed is cut into individual chips C, each chip C is stuck to a die pad 7. During the course of such process, the wafer W is cut into the individual chips in such a way that, after notches are formed into the wafer W to a prescribed depth from the pattern 1 side and a base film 4 is stuck to the pattern 1 side surface of the wafer W, the wafer W is divided into the individual chips C by polishing the rear of the wafer W. Then each chip C is separated from the base film 4 by thrusting up the chip C towards an adhesive material 6 on the die pad 7 from the rear side of the film 4 and stuck to the die pad 7.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-367250

(43) 公開日 平成4年(1992)12月18日

(51) Int.Cl.<sup>5</sup>

H 0 1 L 21/78

21/52

識別記号

Q 8617-4M

F 9055-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 2 (全 5 頁)

(21) 出願番号 特願平3-143082

(22) 出願日 平成3年(1991)6月14日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 森島 壽洋

大阪市阿倍野区長池町22番22号シャープ株式会社内

(72) 発明者 中村 仲栄

大阪市阿倍野区長池町22番22号シャープ株式会社内

(74) 代理人 弁理士 西田 新

(54) 【発明の名称】 半導体チップの製造方法

(57) 【要約】 (修正有)

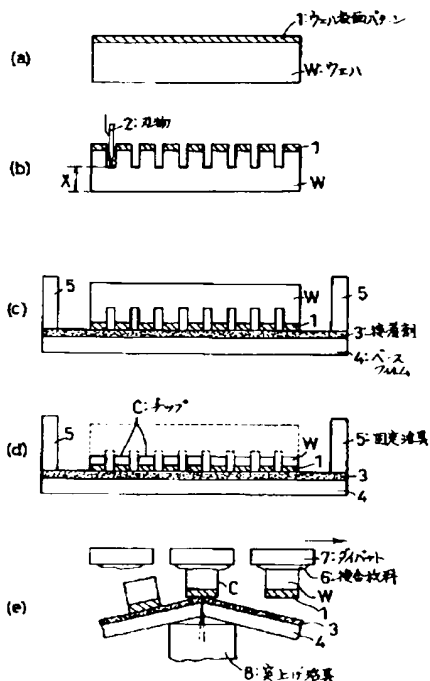
【目的】 半導体チップの製造方法を合理化し、不良率を低減する。

【構成】 後述する(A)の工程後、(C)の工程を行う方法、および後述する(B)の工程後、(C)の工程を行う2つの方法を有する。

(A) ウェハにその表面パターン側から所定の深さに切り込みを入れ、その後そのウェハの表面パターン側にベースフィルムを接着した後、そのウェハの裏面を研磨することにより、個々のチップに分割する工程。

(B) ウェハの表面パターン側にベースフィルムを接着した後、そのウェハの裏面を研磨し、その後そのウェハの裏面側から所定位置を切断することにより、個々のチップに分割する工程。

(C) それらのチップを各々ダイバット上の接着材料に、ベースフィルムの裏面側から突き上げて、ベースフィルムから分離し、ダイバットに接着させる。



1

2

## 【特許請求の範囲】

【請求項1】 表面パターンが形成されたウェハを個々のチップに切断し、それぞれのチップをダイバットに接着する工程において、上記ウェハにその表面パターン側から所定の深さに切り込みを入れ、その後そのウェハの表面パターン側にベースフィルムを接着した後、そのウェハの裏面を研磨することにより、個々のチップに分割し、その後それらのチップを各々ダイバット上の接着材料に、上記ベースフィルムの裏面側から突き上げることにより、上記ベースフィルムから分離し、上記ダイバットに接着させることを特徴とする半導体チップの製造方法。

【請求項2】 表面パターンが形成されたウェハを個々のチップに切断し、それぞれのチップをダイバットに接着する工程において、上記ウェハの表面パターン側にベースフィルムを接着した後、そのウェハの裏面を研磨し、その後そのウェハの裏面側から所定位置を切断することにより、個々のチップに分割し、その後それらのチップを各々ダイバット上の接着材料に、上記ベースフィルムの裏面側から突き上げることにより、上記ベースフィルムから分離し、上記ダイバットに接着させることを特徴とする半導体チップの製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体チップの製造方法に関し、特にパターン形成されたウェハを切断し、半導体チップを製造する方法に関する。

【0002】

【従来の技術】 従来より行われている方法を以下に説明する。図4および図5は従来における半導体チップを製造方法を説明する図である。ウェハ表面パターン21が形成されたウェハ20表面に、接着剤22aを介してベースフィルム23aを貼り付ける。このベースフィルム23aによりウェハ表面パターン21は保護される〔図4(a)〕。

【0003】 次に、ウェハ20の裏面側より、一定の厚さx削り裏面を研磨する。その後、ウェハ20に付着している汚れおよび水を除去する〔図4(b)〕。次に、ウェハ20の表面に貼られているベースフィルム23aを取り除いた後、ウェハ20の特性のチェックを行う〔図4(c)〕。次に、ウェハ20の裏面に接着材22bを介してベースフィルム23bを貼り付け、また、ウェハ20側の接着材22b上に固定治具24を接着する。この工程により、ダイシング時にチップが不安定にならないよう固定される〔図4(d)〕。

【0004】 次に、ウェハ表面パターン21を認識し、位置決めしてウェハ表面20の所定位置を刃物25により切断し、個々のチップ30を形成する。その後、ウェハ20に付着している汚れおよび水を除去する〔図4(e)〕。次に、ベースフィルム23b側から突き上げ治

具27によりチップ30をベースフィルム23bから剥がすと同時に、チップ30表面から吸着治具26でそのチップ30を保持する〔図5(a)〕。

【0005】 次に、剥がしたチップ30をそのまま吸着治具26でダイバット29側へ移送し、ダイバット29にそのチップ30を接合材料28を介して接合する〔図5(b)〕。

【0006】

【発明が解決しようとする課題】 ところで、従来の方法によれば以下の問題点がある。

(1) ウェハサイズが大きくなるにつれ、裏面研磨されたウェハを取扱う時にストレスが生じるため、クラック、ワレ等が発生する。

(2) ウェハ表面を露出させた状態での工程であるから、A. ウェハ表面の酸化を防止するための保管設備および条件設定が必要である。

B. ダイシングに発生するS i クズがチップ表面に付着し、洗浄しても汚れが完全に除去できない為、汚れ不良となる。

C. ウェハのダイシング中に刃物が破損すると、チップの表面側にワレ、カケが発生し、不良となる。

D. ダイシングに残ったS i クズがダイボンドの際にチップ表面および吸着治具に付着し、チップ表面を引っ掻き、不良とする。

E. ダイボンドミスにより、チップ表面にダメージを与える。

(3) 吸着治具をチップサイズ毎に必要とするため、切り換え頻度が高くなり、稼働率が低下する。

(4) 1枚のウェハに対して2枚のテープを使用する必要がある。

(5) チップ表面検出時に、表面状態のばらつきにより検出エラーが発生する。

(6) ダイシング時の刃物でチップを完全にカットする場合、ベースフィルムを少し切る必要があるため、刃物の寿命が短くなり、コストアップとなる。一方、一部切り残す場合でも、刃物の寿命を長くすることができ、安定にカットできるが、後処理としてブレイクする工程が必要であり、S i クズが飛散する。

【0007】 本発明は、以上の問題点を解決すべくされたもので、半導体チップの製造方法を合理化し、不良率低減をはかることのできる半導体チップの製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】 本発明は以上の問題点を解決すべくされたものであり、請求項1および請求項2に対応する発明を以下、それぞれ発明1、発明2とする。発明1は、表面パターンが形成されたウェハを個々のチップに切断し、それぞれのチップをダイバットに接着する工程において、上記ウェハにその表面パターン側から所定の深さに切り込みを入れ、その後そのウェハ

3

の表面パターン側にベースフィルムを接着した後、そのウェハの裏面を研磨することにより、個々のチップに分割し、その後それらのチップを各々ダイバット上の接着材料に、上記ベースフィルムの裏面側から突き上げる

ことにより、上記ベースフィルムから分離し、上記ダイバットに接着させることを特徴としている。  
 【0009】また発明2は、表面パターンが形成されたウェハを個々のチップに切断し、それぞれのチップをダイバットに接着する工程において、上記ウェハの表面パターン側にベースフィルムを接着した後、そのウェハの裏面を研磨し、その後そのウェハの裏面側から所定位置を切断することにより、個々のチップに分割し、その後それらのチップを各々ダイバット上の接着材料に、上記ベースフィルムの裏面側から突き上げることにより、上記ベースフィルムから分離し、上記ダイバットに接着させることを特徴としている。

【0010】

【作用】 発明1では、ウェハのカット深さがベースフィルムまで達する必要がなく、ウェハをカットした後の工程はウェハの表面はベースフィルムが密着しているの

ので、その表面はダメージを受けない。発明2では、全工程においてウェハの表面はベースフィルムが密着した状態で行われるので、その表面はダメージを受けない。

【0011】また、発明1および発明2に共通する作用として、各チップはベースフィルムの裏面側から突き上げ、ダイバット上の接着剤に接着する工程を設けたから、各チップをベースフィルムから分離し、ダイバットに接着させる。

【0012】

【実施例】 図1は本発明1に対応する実施例（以下実施例1という）を示す経時的断面図である。以下、図面に基づいて詳細に説明する。まず、ウェハ表面パターンが形成されているウェハWの特性のチェックをする〔図1(a)〕。次に、図に示すように刃物2によりウェハWを半分程度xを切り残した状態で、個々のチップ形状にカットする。したがって、全チップはばらばらにならず、つながった状態である。その後、ウェハWに付着している汚れと水を除去する〔図1(b)〕。

【0013】次に、次工程で行われる裏面研磨を行う際

4

にチップを固定するために、ウェハWの表面側に接着剤3を介して、ベースフィルム4を貼付する。またウェハWの周囲に固定治具5を設けておく〔図1(c)〕。次に、ウェハWの裏面側から、一定量ウェハWを削り個々のチップCにする。その後、ウェハWに付着している汚れと水を除去する〔図1(d)〕。

【0014】次に、ベースフィルム4上に接着されているチップCの裏面を検出し、チップCをベースフィルム4側から突上げ治具8により突上げることにより、矢附の方向に移動するダイバット7に付着している接合材料6に付着させ、その接合材料6の接着力でチップCをベースフィルム4から剥がし、チップCはダイバット7に付着した状態で移送される〔図1(e)〕。

【0015】図2および図3は本発明2に対応する実施例（以下実施例2という）を示す経時的断面図である。以下、図面に基づいて詳細に説明する。まず、ウェハ表面パターンが形成されているウェハWの特性のチェックをする〔図2(a)〕。次に、次工程で行われる裏面研磨およびダイシングを行う際にチップを固定するために、ウェハWと固定治具5とに接着剤3を介し、パターン9にしたがって位置決めした状態でベースフィルム4を貼付する。次に、ウェハW裏面側から、一定量ウェハWを削る〔図2(b)-1,2〕。

【0016】次に、固定治具5側のパターン9を認識することにより、位置決めして所定位置を刃物2により切断し、個々のチップCにする。その後、ウェハWに付着している汚れと水を除去する〔図2(c)〕。次に、ベースフィルム4上に接着されているチップCの裏面を検出し、チップCをベースフィルム4側から突上げ治具8により突上げることにより、矢附の方向に移動するダイバット7に付着している接合材料6に付着させ、その接合材料6の接着力でチップCをベースフィルム4から剥がし、チップCはダイバット7に付着した状態で移送される〔図3〕。

【0017】以上述べた実施例1および実施例2は、先に上げた問題点に対し、従来と比較しての効果を表1に示す。

【0018】

【表1】

No.	問 題 点	実施例1	実施例2
(1)	ウェハのワレ、クラック	○	◎
(2)-(A)	ウェハの表面酸化	○	◎
(B)	ウェハ表面の汚染	○	◎
(C)	ダイパッド中のトラブルによるワレ、カケ不良	○	◎
(D)	ダイパッド中のSiクズによるヒッカキ不良	◎	◎
(E)	ダイパッド中のトラブルによるヒッカキ不良	○	○
(3)	治具の切り換え頻度が大きいによる稼働率低下	◎	◎
(4)	2枚のテープを必要とする為、コスト上昇	○	○
(5)	検出エラーによる稼働率低下	○	○
(6)	刃物の寿命短縮によるコスト上昇	◎	△

◎……削除されたことを示す  
 ○……低減されたことを示す  
 △……従来と同レベルであることを示す

【0019】表1に示すように、特に実施例1ではウェハを半分程度切り残した状態でテープを貼り付け、ウェハを研磨する工程であるから、刃物は従来に比べ長持ちする点を顕著な効果としてあげることができる。また、実施例2では最終工程のダイボンディングまでチップ表面にベースフィルムが密着し、その表面が保護されているから、ウェハにワレ、クラックが発生せず、またウェハ表面が酸化されたり、汚染されたりせず、ダイボンディング中のトラブルによるワレ、カケ不良が起きない点を顕著な効果としてあげることができる。

【0020】また、実施例1および実施例2の共通した効果として、チップの大きさ毎の専用の吸着治具および部品が不要となることから、治具切り換え頻度は低下し、また稼働率は上昇する点、また、チップ表面がベースフィルムと密着している為、移載中にダメージを受けないことからダイボンディング中のSiクズ付着等によるヒッカキ不良が起らない点をあげることができる。

【0021】

【発明の効果】 以上説明したように、本発明によればウェハ表面にベースフィルムを貼った状態で各々の工程を行うから、ウェハ表面の酸化、汚染を防ぎまた、各工

程中に発生する不良を低減することができる。また、ベースフィルムは1枚で済み、特に発明1では、ウェハをカットする刃物の寿命を長くできる等、その製造工程を合理化することができるとともに、コストを低減することができる。

【図面の簡単な説明】

【図1】 本発明実施例1を説明する図。

【図2】 本発明実施例2を説明する図

【図3】 本発明実施例2を説明する図

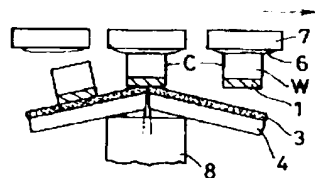
【図4】 従来例を説明する図

【図5】 従来例を説明する図

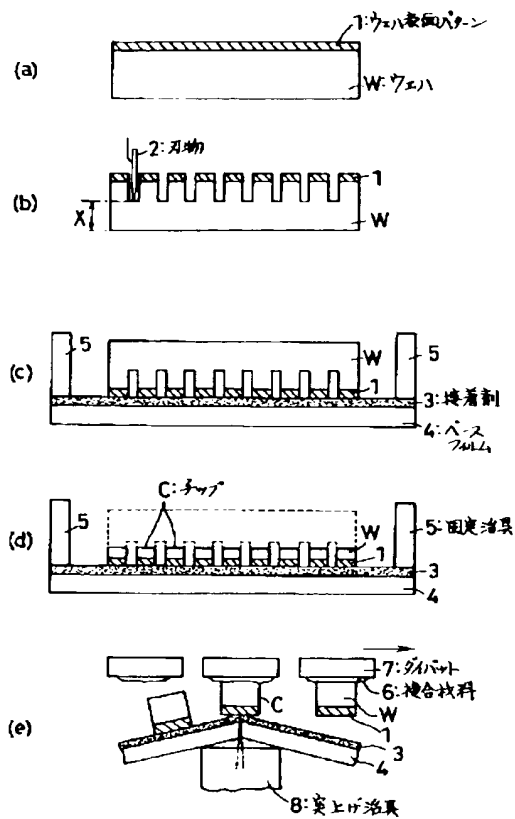
【符号の説明】

- 1……ウェハ表面パターン
- 2……刃物
- 3……接着剤
- 4……ベースフィルム
- 5……固定治具
- 6……接合材料
- 7……ダイパッド
- 8……突上げ治具
- 9……パターン

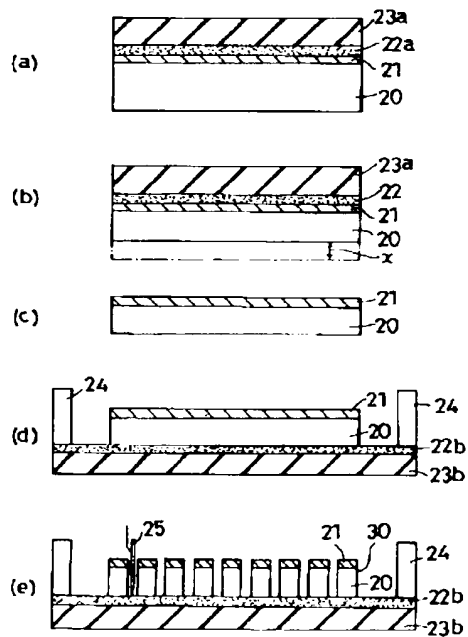
【図3】



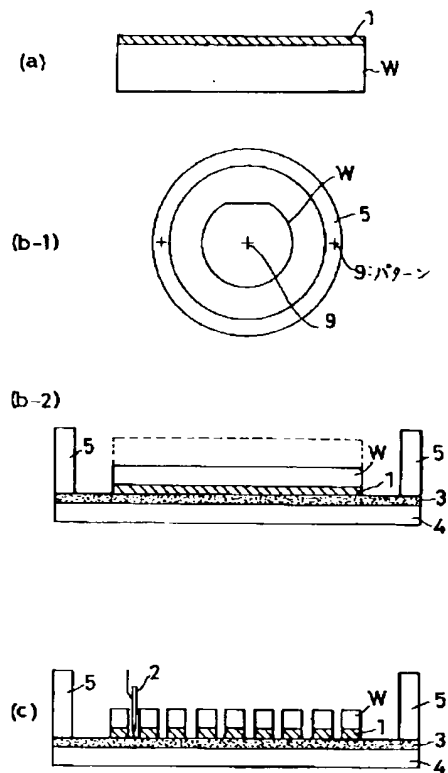
【図1】



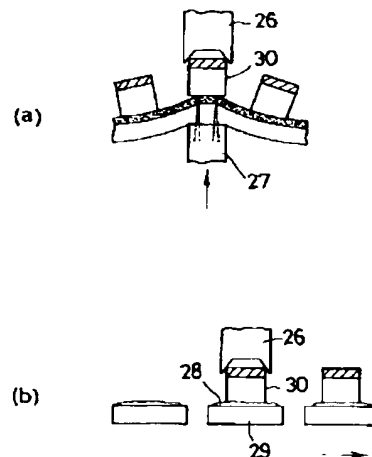
【図4】



【図2】



【図5】



(Registered on January 16, 1998)

(A) Relevance to claim

The following is a translation of passages related to claim 1 of the present invention.

(B) Translation of the relevant passages

[EMBODIMENTS]

(Embodiment) Fig. 1 includes cross-sectional views taken with lapse of time, which show the embodiment (hereinafter, referred to as embodiment 1) of the present invention. Referring to Figures, the following description will discuss the embodiment in detail. First, a check is made to see the characteristics of a wafer W on the surface of which a pattern is made (Fig. 1(a)). Next, as illustrated in the Figure, cuts are made in the wafer W by a blade 2 in the shape of individual chips with an approximately half remaining portion x. Therefore, all the chips are not separated, and maintained in a connected state. Thereafter, stains and water adhering to the wafer W are removed (Fig. 1(b)).

[0013] Next, in order to secure the chips upon carrying out a rear-face polishing process in the next step, a base film 4 is affixed onto the surface of the wafer W through

a bonding agent 3. Here, a securing jig 5 is placed on the periphery of the wafer W (Fig. 1(c)). Next, the wafer W is ground to a predetermined amount from the rear-face side of the wafer W so that individual chips C are obtained. Thereafter, stains and water adhering to the wafer W are removed (Fig. 1(d)).

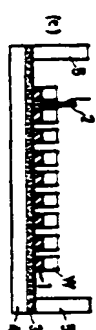
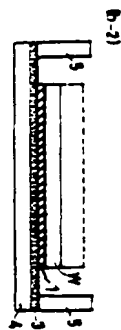
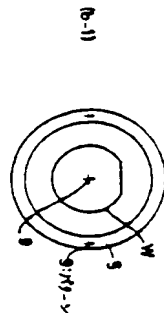
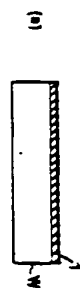
[0014] Next, each of the rear faces of the chips C bonded onto the base film 4 is detected, and each of the chips C is pushed up from the base-film side by using a sticking jig 8 so that each of them is allowed to adhere to a joining material 6 adhering to a die pad 7 that is in motion in the direction of arrow; thus, the bonding force of the joining material 6 is used so as to separate the chips C from the base film 4, with the result that the chips C are transported while they adhere to the die pad 7 (Fig. 1(e)).



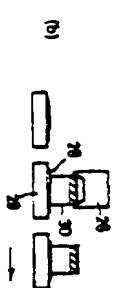
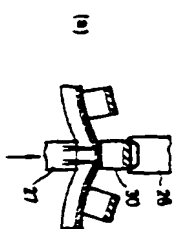




[図2]



[図5]



[図4]

